

二重ワード線と二重ビット線構造を用いた3次元積層シート型スキャナ

川口 博† 伊庭 信吾‡ 加藤 祐作‡ 関谷 毅‡ 染谷 隆夫‡ 桜井 貴康†

† 東京大学生産技術研究所 〒153-8505 東京都目黒区駒場 4-6-1

‡ 東京大学工学部 〒113-8656 東京都文京区本郷 7-3-1

E-mail: † {kawapy, tsakurai}@iis.u-tokyo.ac.jp,

‡ {iba@ntech, kato@ntech, sekitani@ap, someya@ap}.t.u-tokyo.ac.jp

あらまし 有機 FET シートと有機光ダイオードシートを3次元実装することにより, シート型スキャナに二重ワード線二重ビット線構造を実装した. 単純ワード線単純ビット線構造に比べ, 遅延が 1/5, 電力が 1/7 に改善された. デコーダにはダイナミック回路を用い, 漏れ電流も低減した.

キーワード 有機 FET, シート型スキャナ, 3次元実装, 二重ワード線と二重ビット線

A Sheet-Type Scanner Based on a 3D Stacked Organic-Transistor Circuit with Double Word-line and Double Bit-line Structure

Hiroshi KAWAGUCHI† Shingo IBA‡ Yusaku KATO‡

Tsuyoshi SEKITANI‡ Takao SOMEYA‡ and Takayasu SAKURAI†

† Institute of Industrial Science, University of Tokyo 4-6-1 Komaba, Meguro-ku, Tokyo, 153-8505 Japan

‡ School of Engineering, University of Tokyo 7-3-1 Hongo, Bunkyo-ku, Tokyo, 113-8656 Japan

E-mail: † {kawapy, tsakurai}@iis.u-tokyo.ac.jp,

‡ {iba@ntech, kato@ntech, sekitani@ap, someya@ap}.t.u-tokyo.ac.jp

Abstract Double word-line and bit-line structure in an organic FET-based sheet-type scanner is described. This structure reduces the line delay by a factor of 5, and the power by a factor of 7. To realize the structure in a pixel array, 3D stacked organic FETs are manufactured. The active leakage is reduced by a dynamic serially connected decoder.

Keyword Organic FET, Sheet-Type Scanner, 3D Integration, Double Word Line and Bit Line

有機 FET を用いた人工皮膚[1]に関する発表に続き, シート型スキャナ[2]の回路技術について報告する. 本研究の特徴として, 有機大面積センサに初めて二重ワード線二重ビット線構造を導入したことが挙げられる.

1. 構造と製法

図1にスキャナの構造を示す. 1枚の有機光ダイオード(OPD)シートと2枚の有機FET(OFET)シートは別々に製造され, 銀ペーストで張り合わされている. 次に製法を説明する. 有機光ダイオードシートの基板はPEN (polyethylene naphthalate)フィルムで, 共通陽極としてITO (indium tin oxide)が塗布されている. CuPc (copper phthalocyanine)はp型半導体, PTCDI (3,4,9,10-perylene-tetracarboxylic-diimide)はn型半導体であり, 両者で光ダイオードを形成している[3, 4]. 陰極として光ダイオード上に金を蒸着するが, これは有機光ダイオードに対する直射光の遮蔽としての役割もある. Parylene (poly-monochloro-para-xylylene)によって有機光ダイオードは保護され, 陰極までの導通には

レーザビアを用いる. さらにParylene上にパッドとして金を蒸着し, 有機光ダイオードシートの上に位置する有機FETシートとの銀ペースト接続に用いる. なお有機FETシートの製法は[1]の場合と同じである.

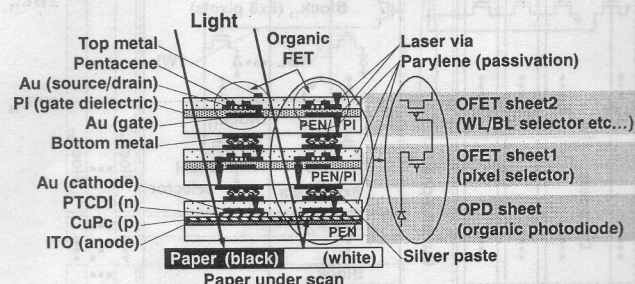


図1 シート型スキャナの構造

光は3枚のシートを通り, スキャンされる紙の表面で反射する. 黒い部分では反射が少なく, 白い部分では反射が多いので, 反射率の違いを利用して, 有機光ダイオードが白黒を判別する. 光が通り抜ける部分は画素部分全体の45%である. 反射型動作を利用してい

るので、重たい光学レンズや機構部品は必要ない。図2にスキナとその断面写真を示す。画素のサイズは1.27x1.27 (20dpi), 全体の大きさは80x80mmである。

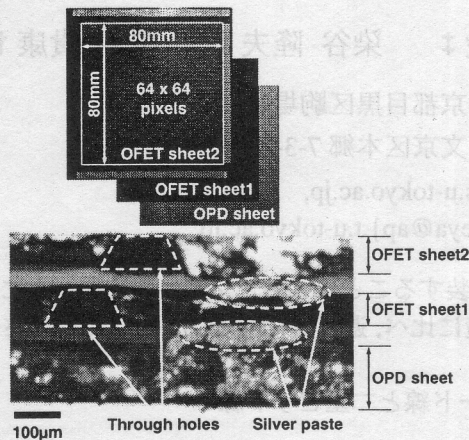


図2 全体写真と断面写真

2. 二重ワード線二重ビット線構造

回路図を図3に示す。二重ワード線二重ビット線により全64x64画素が8x8ブロックに分割されており、1ブロックは8x8画素を有している。1画素は有機光ダイオードと画素セクタで構成されている。第一ワード線(1WL)は1WLセクタを通して第二ワード線(2WL)に接続されており、階層化されている。1WLはブロック内の画素を選択し、2WLは行デコーダ出力である。1WLセクタは1WLS信号によって選択される。同様にビット線も第一ビット線(1BL)と第二ワード線(2BL)に階層化されている。第一ワード線の電圧はアンプによって増幅され、リセットゲートによってプリチャージされる。第一ビット線はアンプと1BLセクタを通して第二ビット線に接続されている。1BLセクタは1BLS信号によって選択される。

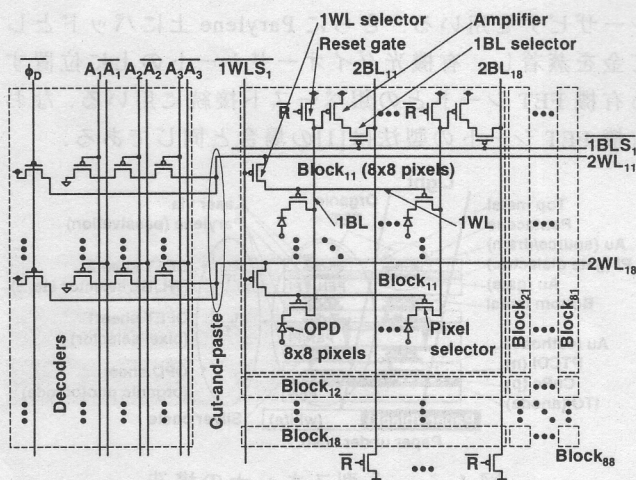


図3 回路図

二重ワード線二重ビット線による階層化はメモリではよく知られているが、センサ用途では状況が異なる。メモリは論理デバイスであり、たとえば1WL/1BL

セクタをメモリセルブロックのすぐ横の置いても差し支えない。しかしスキナは物理デバイスであり、場所によるばらつきのない様なスキナが要求され、画素の不均質分布は許されない。そのため、画素ブロックのすぐ横に1WL/1BLセクタを置くことはできない。また有機FETは大きいため、1画素あたり1つの有機FETを割り当てるがせいぜいであり、そうしなければさらなる解像度の低下を招く。すなわち1WL/1BLセクタなどの周辺部を画素の横ではなく、真上に積層することが要求される。このため3次元実装が必要で、周辺部である1WL/1BLセクタ、アンプ、リセットゲートは画素セクタシートとは別の第2有機FETシート上に図4のレイアウトで配置される。

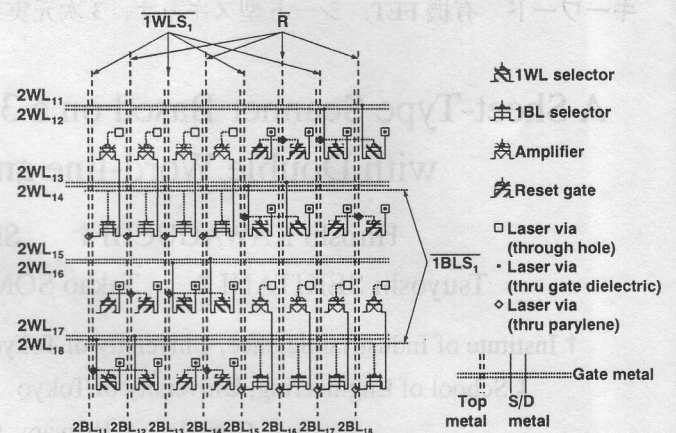


図4 第2有機FETシートのレイアウト

3. デコーダ

図3左側に示すようにデコーダにはダイナミック回路を採用し、スタティック型[1]とは違う。ダイナミック回路であるため、漏れ電流が少なく、低電力で動作する。またノーマリーオン負荷がないため、有機FETのサイジングの必要がない。切り貼りによるカスタマイズ[1]に対応できるように、デコーダは回路図のような特殊なレイアウトになっている。

4. ワード線の最適化

ワード線遅延を最適化するために、画素ブロックの大きさと1WLセクタの大きさをパラメータとし、シミュレーションを行った。図5でmは画素ブロックの大きさ、kは1WLセクタの大きさを示し、遅延が最小となるm=8, k=1の条件が選ばれた。このときのワード線遅延は単純ワード線に比べ1/6になる。

一般に二重ワード線の場合は、mが全画素の列数の平方根であるときに最適となる。これはmが大きい場合には第一ワード線の遅延が大きくなり、mが小さい場合には1WLS信号の遅延が大きくなるためである。また二重ワード線は動作に必要な余分な容量を充放電しないため、電力の低減にも効果がある。将来の知的スキナで採用されるランダムアクセスにおいては

特に遅延と電力の低減に効果的であろう。

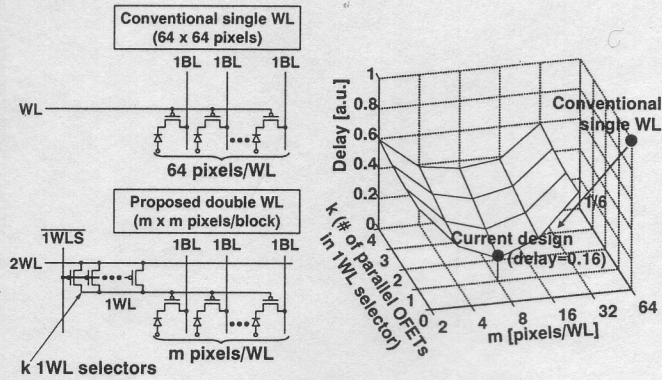


図5 二重ワード線遅延のシミュレーション

5. 測定結果

画素セクタと有機光ダイオードの電流-電圧特性を図6に示す。V_{OPD}は有機光ダイオードのツェナー降伏を引き起こさないように35Vに制限されている。シリコンイメージセンサでは光ダイオードに誘起された電荷をアンプに転送する方式が採用されているが、有機ではFETの容量が巨大であるため、この方式は採用できず、代わりに光電流を積分する方式を用いる。

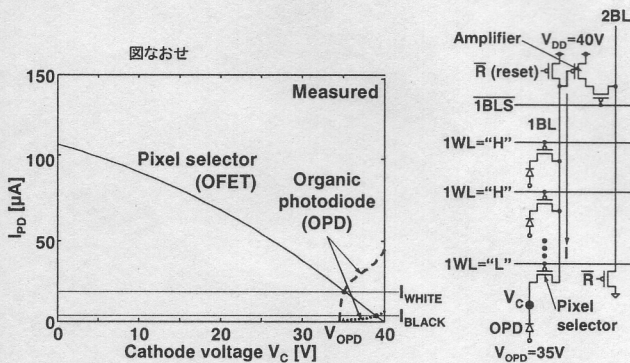


図6 画素セクタと光ダイオードの動作点

まず第一ビット線はブーストされた/R信号によりV_{DD}までプリチャージされ、それから光電流の評価を開始する。ブロック内の1つの第一ワード線だけが“L”に選択され、その画素が白(黒)であればI_{WHITE}(I_{BLACK})の光電流が流れる。次に/Rが解除され、第一ビット線の電圧は光電流に従って積分され、減少し始める。この第一ビット線の電圧はアンプによって増幅され、第二ビット線の上昇となって表れる。電圧上昇速度は光電流の関数であり、これにより画素が白か黒のどちらであるかを知ることができる。

入力信号とそれに対する応答波形を図7に示す。従来の単純ワード線単純ビット線と二重ワード線二重ビット線構造の両方を試作し、比較している。二重ワード線構造における第一ワード線の90%立ち下がり時間は3msであるが、単純ワード線のそれは17msであり、5倍の改善が見られる。ビット線についても、第二ビット線のセンス電圧を30Vとすれば、アクセス時間は

3msであるが、単純ビット線の場合は18msである。全体として、二重ワード線二重ビット線のサイクル時間は7msであるのに対し、単純ワード線単純ビット線では39msであり、これらサイクル時間における電力はそれぞれ900μWと2.5mWである。なお二重ワード線二重ビット線を39msのサイクル時間で動作させれば、その電力は350μWとなり、単純ワード線単純ビット線より7倍電力効率がよい。

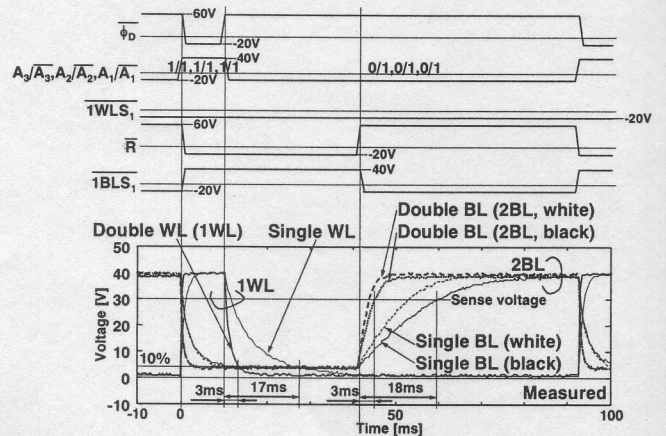


図7 測定波形

6. 将来の有機大面積センサ

将来は画素数 2048x2048、画素の大きさは今試作の1/16程度までスケールが進むであろう。そのような大面積高解像度スキャナにおいて単純ワード線単純ビット線構造を採用すれば、数千秒単位の読み込み時間がかかるものと見込まれるが、二重ワード線二重ビット線構造により数十秒程度にまで低減することが可能である。電力についても同様に数十分の1程度にまで削減できる。すなわち二重ワード線二重ビット線構造はスキャナのみならず、人工皮膚などを含めた将来の有機大面積センサの必須技術になることを示している。

7. 謝辞

本研究の一部は、特別推進 COE(12CE2004)、文科省 IT プログラム、21 世紀 COE「強相関物理工学」、NEDO「産業技術研究助成事業」の助成を受けて進められた。

8. 参考文献

- [1] T. Someya, et al., "Cut-and-Paste Organic FET Customized ICs for Application to Artificial Skin," ISSCC, pp. 288-289, Feb. 2004.
- [2] T. Someya, et al., "A Large-Area, Flexible, and Lightweight Sheet Image Scanner Integrated with Organic Field-Effect Transistors and Organic Photodiodes," IEDM, pp. 365-368, Dec. 2004.
- [3] Z. Bao, et al., "Organic Field-Effect Transistors with High Mobility Based on Copper Phthalocyanine," 69, 3066, Appl. Phys. Lett., 1996.
- [4] J. Shinar, "Organic Light-Emitting Devices: A Survey," Springer, 2003.